

10月23日(月) 14:00-16:40

セッションチェアマン： 森川 泰宏(株)アルバック・藤原 健典(東レ株)

◆ 先端パッケージの技術トレンド



株式会社 SBR テクノロジー
代表取締役
西尾 俊彦

[講演要旨]

急速に活用が始まった生成 AI の学習モデルのサイズの急激な拡大は 2 年間で 200 倍以上の半導体性能の向上を求めている。半導体テクノロジーノードの進化による性能向上レベルとの差異は広がる一方で、ギャップを埋めるためには先端半導体パッケージによるスケーラブルなチップレットパッケージの実現が重要となっている。本講演ではスケーラブルなチップレットパッケージテクノロジーのロードマップと AI 半導体各社の実現に向けての適用状況について解説する。

[講演者プロフィール]

1988年 日本アイ・ビー・エム(株)に入社。世界初となったビルドアップ基板ヘフリップチップ実現の開発に従事。そのテクノロジーをウェアラブルPCなどモバイル製品への適用をリードし、IBM Distinguished Engineer (技術理事)となる。

2011年より STATSChipPAC Ltd. にて FO-WLP のプロモーションを行い、日本法人の社長を務める。
2015年より半導体パッケージのコンサルティングサービスを起業し、株式会社 SBR テクノロジーの代表取締役兼コンサルタントとして活動中。

◆ 2nm 以降のパッケージはどうなる？



Rapidus 株式会社
3D アセンブリ本部
シニアディレクター
野中 敏央

[講演要旨]

スマートフォン等のモバイル用途が先端パッケージ技術を引っ張って来ていたが、より多くのトランジスタ、より多くのメモリ、高速伝送を必要とする AI の活用によりデータセンタ向けが新たな先端パッケージ技術の牽引役となってきている。大手ファウンドリでは、2 nm ノードの開発が進んでおり、一部では来年以降の市場投入が

アナウンスされている。現在の先端パッケージ技術から2 nm 以降のチップに向けてパッケージ技術がどう進んで行くのかを考えるヒントの提供を試みる。

[講演者プロフィール]

1986年3月、東京大学卒業後、材料メーカーにてエレクトロニクス用材料の研究に従事。この間2001-2003年はジョージア工科大学パッケージングリサーチセンターにて Visiting Scholar として半導体パッケージの研究に従事。以降も材料メーカーにて半導体パッケージ材料、プロセスの研究を継続。2020年からデバイスメーカーにて半導体パッケージ技術開発に従事、2023年から現職。

◆ シリコンフォトニクスとポリマー光再配線を用いた光電コパッケージ技術の最新動向



国立研究開発法人産業技術総合研究所
プラットフォームフォトニクス研究センター
総括研究主幹
天野 健

[講演要旨]

光チップを半導体パッケージ内に集積する光電コパッケージ技術は IO の低消費電力化技術として近年注目されている。我々はシリコンフォトニクスとポリマー光再配線(ポリマー導波路、ポリマー3次元ミラー)を用いた光電コパッケージ技術の研究開発を行っている。本講演では光電コパッケージ技術の世界的な技術動向と我々の研究開発成果を報告する。

[講演者プロフィール]

2004年3月、東京工業大学にて博士号取得。産業技術総合研究所に入所。光技術研究部門に所属し、各種光デバイスの研究開発に従事。2012年技術研究組合 PETRA に加わり、NEDO プロジェクトにて光電コパッケージ技術の研究開発を開始し、現在に至る。2019年光実装技術研究グループ長、2023年プラットフォームフォトニクス研究センター総括研究主幹を拝命。

※本講演に興味を持たれた方は、こちらの講演もご覧になっています。

【E-2】シリコンフォトニクス・コパッケージ・μLED

【E-3】高密度実装